

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月16日

出 願 番 号

Application Number:

特願2002-237292

[ ST.10/C ]:

[ JP2002-237292 ]

出 願 人

Applicant(s):

ソニー株式会社

2003年 6月10日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3044927

【書類名】 特許願

【整理番号】 0290369604

【提出日】 平成14年 8月16日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 7/01

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 久米 勉

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 石井 真也

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 山田 徳一郎

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100082131

【弁理士】

【氏名又は名称】 稲本 義雄

【電話番号】 03-3369-6479

【手数料の表示】

【予納台帳番号】 032089

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9708842

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置および画像処理方法、記録媒体、並びにプログラム

【特許請求の範囲】

【請求項 1】 画像データを出力することができる画像処理装置において、  
処理タイミングの基準となる第 1 の基準信号、および第 2 の基準信号を生成する基準信号生成手段と、

画像データを取得する第 1 の取得手段と、

前記第 1 の取得手段により取得された前記画像データを、前記第 1 の基準信号によって定められるタイミングに基づいて処理し、第 1 のフレームレートを有する画像データを生成する生成手段と、

前記生成手段により生成された前記第 1 のフレームレートを有する前記画像データを、異なるフレームレートに変換する変換手段と、

前記変換手段により、前記第 2 の基準信号によって定められる第 2 のフレームレートに変換された前記画像データを第 1 の他の画像処理装置に出力する第 1 の出力手段と、

前記変換手段により、第 3 のフレームレートに変換された前記画像データを、第 2 の他の画像処理装置に出力する第 2 の出力手段と

を備えることを特徴とする画像処理装置。

【請求項 2】 前記変換手段により、前記第 2 の基準信号によって定められる前記第 2 のフレームレートに変換された前記画像データを表示する表示手段

を更に備えることを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】 前記第 2 のフレームレートは、前記第 1 の出力手段により前記画像データが出力される前記第 1 の他の画像処理装置が処理する画像フォーマットのフレームレートである

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 4】 前記第 3 のフレームレートは、前記第 2 の出力手段により前記画像データが出力される前記第 2 の他の画像処理装置が処理する画像フォーマットのフレームレートである

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 5】 前記第 2 のフレームレートは、前記第 1 の出力手段により前記画像データが出力される前記第 1 の他の画像処理装置が処理する第 1 の画像フォーマットのフレームレートであり、

前記第 3 のフレームレートは、前記第 2 の出力手段により前記画像データが出力される前記第 2 の他の画像処理装置が処理する第 2 の画像フォーマットのフレームレートであり、

前記第 1 のフレームレートは、前記第 1 の画像フォーマット、および前記第 2 の画像フォーマットに関わらないフレームレートである。

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 6】 前記第 2 のフレームレートと前記第 3 のフレームレートは同一のフレームレートである

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 7】 前記第 1 の他の情報処理装置から、前記第 2 のフレームレートの前記画像データの入力を受ける入力手段を更に備え、

前記変換手段は、前記入力手段により入力された前記第 2 のフレームレートの前記画像データを、第 3 のフレームレートに更に変換する

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 8】 前記第 1 の出力手段により前記第 2 のフレームレートの前記画像データの入力を受ける前記第 1 の他の画像処理装置は、前記第 1 の出力手段により出力された前記画像データを、所定の画像フォーマットでエンコードすることを特徴とする請求項 1 に記載の画像処理装置。

【請求項 9】 前記第 2 の出力手段により前記第 3 のフレームレートの前記画像データの入力を受ける前記第 2 の他の画像処理装置は、前記第 2 の出力手段により出力された前記画像データを、所定の画像フォーマットで表示する

ことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 10】 前記取得手段により取得された前記画像データを、前記第 1 の基準信号によって定められるタイミングで、ソフトウェアによる処理によりエンコードするエンコード手段

を更に備えることを特徴とする請求項 1 に記載の画像処理装置。

【請求項 1 1】 画像データを出力することができる画像処理装置の画像処理方法において、

処理タイミングの基準となる第 1 の基準信号、および第 2 の基準信号を生成する基準信号生成ステップと、

画像データの取得を制御する取得制御ステップと、

前記取得制御ステップの処理により取得が制御された前記画像データを、前記第 1 の基準信号によって定められるタイミングに基づいて処理し、第 1 のフレームレートを有する画像データを生成する生成ステップと、

前記生成ステップの処理により生成された前記第 1 のフレームレートを有する前記画像データを、異なるフレームレートに変換する変換ステップと、

前記変換ステップの処理により、前記第 2 の基準信号によって定められる第 2 のフレームレートに変換された前記画像データを第 1 の他の画像処理装置に出力する第 1 の出力ステップと、

前記変換ステップの処理により、第 3 のフレームレートに変換された前記画像データを、前記第 2 の他の画像処理装置に出力する第 2 の出力ステップと

を含むことを特徴とする画像処理方法。

【請求項 1 2】 画像データを出力することができる画像処理装置用のプログラムであって、

処理タイミングの基準となる第 1 の基準信号、および第 2 の基準信号を生成する基準信号生成ステップと、

画像データの取得を制御する取得制御ステップと、

前記取得制御ステップの処理により取得が制御された前記画像データを、前記第 1 の基準信号によって定められるタイミングに基づいて処理し、第 1 のフレームレートを有する画像データを生成する生成ステップと、

前記生成ステップの処理により生成された前記第 1 のフレームレートを有する前記画像データを、異なるフレームレートに変換する変換ステップと、

前記変換ステップの処理により、前記第 2 の基準信号によって定められる第 2 のフレームレートに変換された前記画像データを第 1 の他の画像処理装置に出力

する第 1 の出力ステップと、

前記変換ステップの処理により、第 3 のフレームレートに変換された前記画像データを、前記第 2 の他の画像処理装置に出力する第 2 の出力ステップと

を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【請求項 1 3】 画像データを出力することができる画像処理装置を制御するコンピュータが実行可能なプログラムであって、

処理タイミングの基準となる第 1 の基準信号、および第 2 の基準信号を生成する基準信号生成ステップと、

画像データの取得を制御する取得制御ステップと、

前記取得制御ステップの処理により取得が制御された前記画像データを、前記第 1 の基準信号によって定められるタイミングに基づいて処理し、第 1 のフレームレートを有する画像データを生成する生成ステップと、

前記生成ステップの処理により生成された前記第 1 のフレームレートを有する前記画像データを、異なるフレームレートに変換する変換ステップと、

前記変換ステップの処理により、前記第 2 の基準信号によって定められる第 2 のフレームレートに変換された前記画像データを第 1 の他の画像処理装置に出力する第 1 の出力ステップと、

前記変換ステップの処理により、第 3 のフレームレートに変換された前記画像データを、前記第 2 の他の画像処理装置に出力する第 2 の出力ステップと

を含むことを特徴とするプログラム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、画像処理装置および画像処理方法、記録媒体、並びにプログラムに関し、特に、所定のフォーマットで画像出力を行う場合に用いて好適な、画像処理装置および画像処理方法、記録媒体、並びにプログラムに関する。

【0 0 0 2】

【従来の技術】

デジタルカメラ（デジタルスチルカメラ、デジタルビデオカメラ、並びに、静止画および動画を撮像可能なデジタルカメラ）においては、撮像する画像を確認するために、光学ファインダに代わって、液晶ファインダが用いられる。また、デジタルカメラは、例えば、テレビジョン受像機などのモニタを用いて、撮像した画像を表示させるために、内部に記録している画像データを外部の表示機器に出力するためのビデオ出力端子を備えている。

## 【 0 0 0 3 】

ビデオ出力のフォーマットとしては、例えば、NTSC (National Television System Committee) 方式や、PAL (Phase Alternating Line) 方式などがある。PALは、1962年に西ドイツで提案されたカラーテレビジョン放送の標準であり、走査線が625本（50フィールド）、フレームレートは、25フレーム／秒、画面比（アスペクト比）3：4で、主にフランスを除く西ヨーロッパ各国で採用されている。NTSCは、1953年に標準化されたカラーテレビジョン信号方式であり、走査線が525本（60フィールド）、フレームレートは、29.97フレーム／秒、画面比（アスペクト比）3：4で、主にアメリカと日本で採用されている。

## 【 0 0 0 4 】

従来のデジタルカメラでは、装置内の処理の全体が、ビデオ出力のフォーマットに合わせて、PALやNTSCのフレームレートにあわせた基準クロックで動作していたため、液晶ファインダにもPALやNTSCの映像が表示されていた。

## 【 0 0 0 5 】

図1は、従来のデジタルカメラ1の構成を示すブロック図である。なお、図中、実線は画像信号の授受を示すものであり、点線は制御信号の授受を示すものであり、一点破線は符号信号の授受を示すものであり、二点破線は同期信号の授受を示すものである。

## 【 0 0 0 6 】

CCD (Charge Coupled Device: 電化結合素子) カメラ部11で撮像された画像信号は、A/D変換部12でデジタル信号に変換されて、信号処理部13に

入力される。信号処理部 1 3 は、入力された信号に対して、例えば、ガンマ処理や、RGB信号をY/Cb/Cr信号に変換する処理などを行い、処理後の画像データを、メモリコントローラ 1 4 に供給する。

## 【 0 0 0 7 】

メモリコントローラ 1 4 は、CPU (Central Processing Unit) 1 5 の制御に従って、入力された画像データを、バス 1 6 を介して、メモリ 1 9 に書き込んで記録させたり、メモリ 1 9 に書き込まれている画像データを、バス 1 6 を介して、画像圧縮処理部 1 7 や解像度変換処理部 1 8 に供給して処理させ、再びメモリ 1 9 に記録させる。また、メモリコントローラ 1 4 は、メモリ 1 9 に記録されている信号処理部 1 3 において処理された状態の画像データ、あるいは、必要に応じて画像圧縮処理部 1 7、もしくは解像度変換処理部 1 8 によって処理された画像データを、バス 1 6 を介して、表示信号処理部 2 0 に供給したり、バス 1 6 を介して読み込み、ドライブ 2 3 に出力する。

## 【 0 0 0 8 】

CPU 1 5 は、デジタルカメラ 1 の動作を制御するものであり、後述する同期信号生成部 3 1 から、基準となるタイミング信号の入力を受け、信号処理部 1 3、メモリコントローラ 1 4、および、表示信号処理部 2 0 の動作を制御するための制御信号を生成して出力する。

## 【 0 0 0 9 】

画像圧縮処理部 1 7 は、供給された画像データを、例えば、JPEGなどの所定の圧縮符号化方法で圧縮符号化（ソフトウェアコーディング）する。解像度変換処理部 1 8 は、供給されたデータに対して、水平、もしくは垂直の画像解像度変換処理を行う。

## 【 0 0 1 0 】

表示信号処理部 2 0 は、バス 1 6 を介して、メモリ 1 9 に記録された画像データの入力を受け、内部に有する同期信号生成部 3 1 が生成する基準信号に基づいて、表示部 2 1 に出力して表示するのに適した信号、もしくは、ビデオ出力インターフェース 2 2 を介して外部の機器に出力するのに適した信号に変換する処理を実行する。同期信号生成部 3 1 が生成する基準信号は、CCDカメラ部 1 1

、信号処理部 1 3、および CPU 1 5 に供給される。

【 0 0 1 1 】

表示部 2 1 は、例えば、液晶パネルなどより構成され、表示信号処理部 2 0 から供給された所定の表示フォーマット（例えば、PAL や NTSC）の画像データを表示する。ビデオ出力インターフェース 2 2 は、所定のインターフェース形式で、外部の機器と接続され、表示信号処理部 2 0 から供給された所定のビデオ出力フォーマット（例えば、PAL や NTSC）の画像データを外部の機器に出力する。なお、ビデオ出力インターフェース 2 2 と外部の機器は、有線で接続されていても、無線で接続されていても良い。

【 0 0 1 2 】

また、メモリコントローラ 1 4 には、必要に応じて、ドライブ 2 3 が接続され、磁気ディスク 4 1、光ディスク 4 2、光磁気ディスク 4 3、あるいは、半導体メモリ 4 4 などが装着され、例えば、メモリコントローラ 1 4 の処理により、画像圧縮処理部 1 7 において圧縮処理された画像が供給され、これらの記録媒体に記録される。

【 0 0 1 3 】

撮影時において、CCD カメラ部 1 1 から入力された信号は、A/D 変換部 1 2 でデジタル信号に変換されて、信号処理部 1 3 に入力される。信号処理部 1 3 は、入力された信号に対して、例えば、ガンマ処理や、RGB 信号を Y/Cb/Cr 信号に変換する処理などを行い、処理後の画像データを、メモリコントローラ 1 4 に供給する。画像のサイズ変換がある場合、画像データは、メモリコントローラ 1 4 の処理により、バス 1 6 を介して、解像度変換処理部 1 8 に供給されて、水平、垂直の画像変換が行われ、変換されたデータが、メモリコントローラ 1 4 の処理により、バス 1 6 を介して、メモリ 1 9 に記録される。

【 0 0 1 4 】

画像データが、ドライブ 2 3 に装着されている記録媒体などに記録される場合、画像データは、メモリコントローラ 1 4 の処理により、バス 1 6 を介して、画像圧縮処理部 1 7 に供給され、例えば、JPEG などの所定の圧縮符号化方式によって圧縮される。圧縮された画像データは、再び、メモリコントローラ 1 4 の処理

により、ドライブ 2 3 に出力されて、磁気ディスク 4 1、光ディスク 4 2、光磁気ディスク 4 3、あるいは、半導体メモリ 4 4 などの記録媒体に記録される。

#### 【 0 0 1 5 】

特に、動画像の撮影時には、CCDカメラ部 1 1 で撮像され、A/D変換部 1 2 および信号処理部 1 3 で所定の処理を施された画像信号は、メモリコントローラ 1 4 の処理により、メモリ 1 9 にフレーム毎に記録される。メモリコントローラ 1 4 は、CPU 1 5 の制御を受け、画像圧縮処理部 1 7 に、メモリ 1 9 に記録された画像信号を供給する。画像圧縮処理部 1 7 は、動画のフレームレートの仕様（例えば、1 5 フレーム/秒や、1 6 . 6 フレーム/秒）に従って、供給された画像信号に対して画像圧縮を施す。すなわち、画像圧縮処理部 1 7 は、フレームレートの仕様が 1 5 フレーム/秒の場合には、供給された画像信号を 6 6 . 6 msec毎の画像に圧縮し、フレームレートの仕様が 1 6 . 6 フレーム/秒の場合には、供給された画像信号を 6 0 msecおきの画像に圧縮する。圧縮処理後の画像データは、メモリコントローラ 1 4 の処理により、メモリ 1 9、もしくは、ドライブ 2 3 に装着された記録媒体に書き込まれる。

#### 【 0 0 1 6 】

以上説明した処理のタイミングの基準になっているのは、表示信号処理部 2 0 内の同期信号生成部 3 1 が発生している垂直同期信号 VD であり、この信号が、CPU 1 5 や信号処理部 1 3 に入力されて、必要な信号の処理や CPU 1 5 の処理の基準となっている。

#### 【 0 0 1 7 】

従来においては、この基準のタイミング（垂直同期信号 VD）は、ビデオ出力インターフェースから出力されるビデオ信号のフォーマット（例えば、NTSCやPALなど）のフレームレートを基準として発生されていた。

#### 【 0 0 1 8 】

##### 【発明が解決しようとする課題】

多くの場合、液晶ファインダに用いられている表示部 2 1 の液晶パネルの走査線の本数は、NTSCに合わせて 2 4 0 本である。このような液晶パネルを用いてPALで動作するデジタルスチルカメラにおいては、液晶パネルに画像を表示す

る場合に、走査線の間引きを行っていた。

【 0 0 1 9 】

N T S C に合わせた走査線を有する液晶パネルに P A L の画像を表示させる場合、走査線の間引きを行うために、画像が劣化してしまう。また、このような場合、表示内容に OSD (On Screen Display) による文字情報が含まれているとき、走査線の間引きによって文字が欠けてしまうという問題が生じる。

【 0 0 2 0 】

近年、撮像素子である C C D の性能向上にともなって、動画の表示におけるフレームレートの向上や、画質の向上が求められている。上述したように、従来のデジタルカメラ 1 において、処理の基準になっているのは、ビデオ出力のフォーマットに合わせて発生される垂直同期信号 V D である。従って、C C D カメラ部 1 1、信号処理部 1 3、および C P U 1 5 は、ビデオ出力のフォーマットに合わせて、P A L 方式や N T S C 方式を基準としたタイミングで動作している。

【 0 0 2 1 】

しかしながら、処理の基準が N T S C や P A L である場合、商品の形態として、2 つのフォーマットができてしまうのは好ましくなく、動画を撮影する際にフレームレートが異なる画像データを処理する必要が生じてしまうことは避けたい。そのため、従来のデジタルカメラにおいては、より低いフレームレートである P A L の場合の 2 5 フレーム／秒のフレームレートにあわせて画像処理を行うように設定してしまうことになり、N T S C 動作でも 2 5 フレーム／秒のフレームレートで処理してしまう。すなわち、高フレームレートを実現することができなくなる。

【 0 0 2 2 】

また、画像圧縮処理部 1 7 の処理により、動画の圧縮ファイルをソフトウェアで作成する場合、N T S C 方式に合わせた 2 9 . 9 7 H z の周波数は、画像と音声の同期を取りにくい周波数であった。このため、画像圧縮処理部 1 7 において、実際にソフトウェアでエンコードを行うにあたっては、N T S C 方式によらないフレームレート（例えば、1 5 フレーム／秒、1 6 . 6 フレーム／秒、あるいは、3 0 フレーム／秒）などが選択されていた。

## 【 0 0 2 3 】

しかしながら、画像圧縮処理部 1 7 において、ソフトウェアの処理によってエンコードを行う場合、動きベクトルなどを用いた高圧縮を行うことができないため、ビットレートを大きく下げることができず、高画質を得ることもできない。また、ソフトウェアの処理によってエンコードを行う場合、撮影モードと再生モードとで、基準となるタイミングが同一でなくてはならない。

## 【 0 0 2 4 】

それに対して、動画像を高画質で撮像して記録するためには、専用のコーデック IC (Integrated Circuit) を用いてエンコードを行うようにすると好適である。近年では、動画像を高画質で撮像して記録するために適した専用のコーデック IC が数多く開発され、商品化されている。

## 【 0 0 2 5 】

しかしながら、既に商品化されているコーデック IC は、従来のビデオ出力に合わせて、PAL 方式や NTSC 方式で動作するように設定されている。また、コーデック IC を用いることは、コストアップになるため、ソフトウェアでフレームレートの高いエンコードを行う方式と、専用のコーデック IC で高画質のエンコードを行う方式との双方が可能なシステムが求められている。双方のエンコード方式が可能なシステムであれば、コストと品質の要求に基づいて、コーデック IC を利用しない構成、および、コーデック IC を利用する構成のビデオカメラのいずれにおいても対応することが可能な、すなわち、コーデック IC を接続可能なビデオカメラを構成することができる。

## 【 0 0 2 6 】

本発明はこのような状況に鑑みてなされたものであり、高フレームレートのソフトウェアでの動画エンコード、および、外部コーデック IC による高画質動画エンコードの双方を可能とし、再生処理の基準のタイミングを、ビデオ出力される動画像のフォーマットによらず一定のタイミングで行い、かつ、表示される画質の劣化をなくすことができるようにするものである。

## 【 0 0 2 7 】

【課題を解決するための手段】

本発明の画像処理装置は、処理タイミングの基準となる第1の基準信号、および第2の基準信号を生成する基準信号生成手段と、画像データを取得する第1の取得手段と、第1の取得手段により取得された画像データを、第1の基準信号によって定められるタイミングに基づいて処理し、第1のフレームレートを有する画像データを生成する生成手段と、生成手段により生成された第1のフレームレートを有する画像データを、異なるフレームレートに変換する変換手段と、変換手段により、第2の基準信号によって定められる第2のフレームレートに変換された画像データを第1の他の画像処理装置に出力する第1の出力手段と、変換手段により、第3のフレームレートに変換された画像データを、第2の他の画像処理装置に出力する第2の出力手段とを備えることを特徴とする。

## 【0028】

変換手段により、第2の基準信号によって定められる第2のフレームレートに変換された画像データを表示する表示手段を更に備えるようにすることができる。

## 【0029】

第2のフレームレートは、第1の出力手段により画像データが出力される第1の他の画像処理装置が処理する画像フォーマットのフレームレートであるものとすることができる。

## 【0030】

第3のフレームレートは、第2の出力手段により画像データが出力される第2の他の画像処理装置が処理する画像フォーマットのフレームレートであるものとすることができる。

## 【0031】

第2のフレームレートは、第1の出力手段により画像データが出力される第1の他の画像処理装置が処理する第1の画像フォーマットのフレームレートであるものとすることができ、第3のフレームレートは、第2の出力手段により画像データが出力される第2の他の画像処理装置が処理する第2の画像フォーマットのフレームレートであるものとすることができ、第1のフレームレートは、第1の画像フォーマット、および第2の画像フォーマットに関わらないフレームレート

であるものとすることができる。

【 0 0 3 2 】

第 2 のフレームレートと第 3 のフレームレートは同一のフレームレートであるものとすることができる。

【 0 0 3 3 】

第 1 の他の情報処理装置から、第 2 のフレームレートの画像データの入力を受ける入力手段を更に備えさせるようにすることができ、変換手段には、入力手段により入力された第 2 のフレームレートの画像データを、第 3 のフレームレートに更に変換させるようにすることができる。

【 0 0 3 4 】

第 1 の出力手段により第 2 のフレームレートの画像データの入力を受ける第 1 の他の画像処理装置は、第 1 の出力手段により出力された画像データを、所定の画像フォーマットでエンコードするものとすることができる。

【 0 0 3 5 】

第 2 の出力手段により第 3 のフレームレートの画像データの入力を受ける第 2 の他の画像処理装置は、第 2 の出力手段により出力された画像データを、所定の画像フォーマットで表示するものとすることができる。

【 0 0 3 6 】

取得手段により取得された画像データを、第 1 の基準信号によって定められるタイミングで、ソフトウェアによる処理によりエンコードするエンコード手段を更に備えさせるようにすることができる。

【 0 0 3 7 】

本発明の画像処理方法は、処理タイミングの基準となる第 1 の基準信号、および第 2 の基準信号を生成する基準信号生成ステップと、画像データの取得を制御する取得制御ステップと、取得制御ステップの処理により取得が制御された画像データを、第 1 の基準信号によって定められるタイミングに基づいて処理し、第 1 のフレームレートを有する画像データを生成する生成ステップと、生成ステップの処理により生成された第 1 のフレームレートを有する画像データを、異なるフレームレートに変換する変換ステップと、変換ステップの処理により、第 2 の

基準信号によって定められる第2のフレームレートに変換された画像データを第1の他の画像処理装置に出力する第1の出力ステップと、変換ステップの処理により、第3のフレームレートに変換された画像データを、第2の他の画像処理装置に出力する第2の出力ステップとを含むことを特徴とする。

## 【0038】

本発明の記録媒体に記録されているプログラムは、処理タイミングの基準となる第1の基準信号、および第2の基準信号を生成する基準信号生成ステップと、画像データの取得を制御する取得制御ステップと、取得制御ステップの処理により取得が制御された画像データを、第1の基準信号によって定められるタイミングに基づいて処理し、第1のフレームレートを有する画像データを生成する生成ステップと、生成ステップの処理により生成された第1のフレームレートを有する画像データを、異なるフレームレートに変換する変換ステップと、変換ステップの処理により、第2の基準信号によって定められる第2のフレームレートに変換された画像データを第1の他の画像処理装置に出力する第1の出力ステップと、変換ステップの処理により、第3のフレームレートに変換された画像データを、第2の他の画像処理装置に出力する第2の出力ステップとを含むことを特徴とする。

## 【0039】

本発明のプログラムは、処理タイミングの基準となる第1の基準信号、および第2の基準信号を生成する基準信号生成ステップと、画像データの取得を制御する取得制御ステップと、取得制御ステップの処理により取得が制御された画像データを、第1の基準信号によって定められるタイミングに基づいて処理し、第1のフレームレートを有する画像データを生成する生成ステップと、生成ステップの処理により生成された第1のフレームレートを有する画像データを、異なるフレームレートに変換する変換ステップと、変換ステップの処理により、第2の基準信号によって定められる第2のフレームレートに変換された画像データを第1の他の画像処理装置に出力する第1の出力ステップと、変換ステップの処理により、第3のフレームレートに変換された画像データを、第2の他の画像処理装置に出力する第2の出力ステップとを含むことを特徴とする。

## 【 0 0 4 0 】

本発明の画像処理装置および画像処理方法、並びにプログラムにおいては、処理タイミングの基準となる第 1 の基準信号、および第 2 の基準信号が生成され、画像データが取得され、取得された画像データが、第 1 の基準信号によって定められるタイミングに基づいて処理されて、第 1 のフレームレートを有する画像データが生成され、第 1 のフレームレートを有する画像データが、異なるフレームレートに変換され、第 2 の基準信号によって定められる第 2 のフレームレートに変換された画像データが第 1 の他の画像処理装置に出力され、第 3 のフレームレートに変換された画像データが、第 2 の他の画像処理装置に出力される。

## 【 0 0 4 1 】

## 【発明の実施の形態】

以下、図を参照して、本発明の実施の形態について説明する。

## 【 0 0 4 2 】

図 2 は、本発明を適用した、デジタルカメラ 5 1 の構成を示すブロック図である。

## 【 0 0 4 3 】

なお、従来の場合と対応する部分には同一の符号を付してあり、その説明は適宜省略する。

## 【 0 0 4 4 】

すなわち、図 2 のデジタルカメラ 5 1 は、メモリコントローラ 1 4 に代わって、メモリコントローラ 6 1 が備えられ、CPU 1 5 に代わって、CPU 6 2 が備えられ、同期信号生成部 3 1 を有する表示信号処理部 2 0 に変わって、同期信号生成部 7 1 を有する表示信号処理部 6 3 が備えられ、新たに、コーデック I C インターフェース 6 4 が備えられている以外は、図 1 のデジタルカメラ 1 と基本的に同様の構成を有するものである。

## 【 0 0 4 5 】

また、図 2 においても、図 1 における場合と同様に、図中、実線は画像信号の授受を示すものであり、点線は制御信号の授受を示すものであり、一点破線は符号信号の授受を示すものであり、二点破線は同期信号の授受を示すものである。

## 【 0 0 4 6 】

同期信号生成部 7 1 は、CCD カメラ部 1 1、信号処理部 1 3、および CPU 6 2 に供給する第 1 の基準信号である垂直同期信号 VD 1 以外に、CPU 6 2 およびコーデック IC インターフェース 6 4 に供給する第 2 の基準信号である垂直同期信号 VD 2 および水平同期信号 HD 1 を発生する。

## 【 0 0 4 7 】

第 1 の基準信号である垂直同期信号 VD 1 は、従来における基準信号である垂直同期信号 VD に対応するものであるが、従来における場合と異なり、出力のビデオ信号の NTSC、もしくは PAL を基準とした周波数が発生されるのではなく、例えば、60 Hz や 120 Hz などの所定の周波数が発生される。そして、第 2 の基準信号である垂直同期信号 VD 2 および水平同期信号 HD 1 は、CPU 6 2、および、コーデック IC インターフェース 6 4 に供給され、例えば、PAL や NTSC などの画像フォーマットを基準とした周波数が発生される。以下、垂直同期信号 VD 1 は、フィールド周波数 60 Hz（フレーム周波数 30 Hz）であるものとして説明する。

## 【 0 0 4 8 】

メモリコントローラ 6 1 は、CPU 6 2 の制御に従って、入力された画像データを、バス 1 6 を介して、メモリ 1 9 に書き込んで記録させたり、必要に応じて、メモリ 1 9 に記録されている画像データを、バス 1 6 を介して、画像圧縮処理部 1 7 や解像度変換処理部 1 8 に供給する。また、メモリコントローラ 6 1 は、CPU 6 2 の制御に従って、メモリ 1 9 に記録されている画像データ（必要に応じて、画像圧縮処理部 1 7、あるいは、解像度変換処理部 1 8 で処理されている画像データ）を、バス 1 6 を介して表示信号処理部 6 3 に供給したり、バス 1 6 を介して読み出し、ドライブ 2 3 に出力する。これらの処理において、メモリコントローラ 6 1 は、CPU 6 2 から供給されたアドレス設定信号に基づいて、メモリ 1 9 の所定のアドレスに画像データを記録させたり、メモリ 1 9 の所定のアドレスから画像データを読み込む。

## 【 0 0 4 9 】

また、メモリコントローラ 6 1 は、コーデック IC インターフェース 6 4 お

よび表示信号処理部 6 3 を介して入力された、コーデック IC により処理された画像データを、ドライブ 2 3 に出力して、装着されている記録媒体に記録させる。

## 【 0 0 5 0 】

CPU 6 2 は、デジタルカメラ 5 1 の動作を制御するものであり、同期信号生成部 7 1 から、基準となるタイミング信号（第 1 の基準信号である垂直同期信号 VD 1、並びに、第 2 の基準信号である垂直同期信号 VD 2 および水平同期信号 HD 1）の入力を受け、信号処理部 1 3、メモリコントローラ 6 1、および、表示信号処理部 6 3 の動作を制御するための制御信号を生成して出力したり、メモリ 1 9 のアドレス設定信号を生成し、メモリコントローラ 6 1 に出力する。

## 【 0 0 5 1 】

表示信号処理部 6 3 は、メモリコントローラ 1 4 の処理により、メモリ 1 9 に記録された画像データの入力を受け、内部に有する同期信号生成部 7 1 が生成する基準信号に基づいて、表示部 2 1 に出力して表示するのに適した信号、ビデオ出力インターフェース 2 2 を介して外部の機器に出力するのに適した信号、もしくは、コーデック IC インターフェース 6 4 を介して、デジタルカメラ 5 1 の外部に接続されているコーデック IC に出力するのに適した信号に変換する処理を実行する。また、表示信号処理部 6 3 は、コーデック IC インターフェース 6 4 を介して、コーデック IC により処理された画像データの入力を受け、メモリコントローラ 6 1 の制御により、メモリ 1 9 に出力する。

## 【 0 0 5 2 】

同期信号生成部 7 1 が生成する基準信号は、第 1 の基準信号である垂直同期信号 VD 1 と、第 2 の基準信号である垂直同期信号 VD 2 および水平同期信号 HD 1 との 2 系列である。上述したように、CCD カメラ部 1 1、信号処理部 1 3、および CPU 6 2 には、第 1 の基準信号である垂直同期信号 VD 1 が供給され、CPU 6 2 およびコーデック IC インターフェース 6 4 には、第 2 の基準信号である垂直同期信号 VD 2 および水平同期信号 HD 1 が供給される。

## 【 0 0 5 3 】

コーデック IC インターフェース 6 4 は、デジタルカメラ 5 1 の外部に接続

される図示しないコーデック I C とのインターフェースであり、表示信号処理部 6 3 から供給された画像データをコーデック I C に出力するとともに、コーデック I C から、処理された画像データの入力を受け、表示信号処理部 6 3 に供給する。

## 【 0 0 5 4 】

また、ドライブ 2 3 に装着されている磁気ディスク 4 1、光ディスク 4 2、光磁気ディスク 4 3、あるいは、半導体メモリ 4 4 などには、メモリコントローラ 6 1 の処理により、必要な処理が施された画像信号が記録される。更に、ドライブ 2 3 に装着されている磁気ディスク 4 1、光ディスク 4 2、光磁気ディスク 4 3、あるいは、半導体メモリ 4 4 など記録されていたプログラムは、必要に応じて、CPU 6 2 により読み込まれて実行されたり、メモリコントローラ 6 1 の処理によりメモリ 1 9 に記録されて、CPU 6 2 により読み込まれて実行される。

## 【 0 0 5 5 】

このようなデジタルカメラ 5 1 において、フレームレートを向上するには、デジタルビデオカメラ 5 1 内の画像処理を、ビデオ出力の P A L や N T S C に関わらず、一定の周期で行い、表示部 2 1 における表示画像のフォーマットと、コーデック I C が対応する画像のフォーマットを同一のものとし、ビデオ出力のみを P A L、もしくは N T S C で、任意に行えるようにすればよい。デジタルビデオカメラ 5 1 内の画像処理を、ビデオ出力の P A L や N T S C に関わらず、一定の周期で行うようにすれば、例えば、CCD などの素子の性能が向上することにより、出力される画像データのフレームレートにかかわらず、画像処理のフレームレートを更に高くすることが可能となる。すなわち、ソフトウェアコーディングなどの処理を、更に高フレームレートで行うようにすることができる。

## 【 0 0 5 6 】

この場合、表示信号処理部 6 3 は、表示部 2 1 を構成する液晶パネルに合致した走査線数の画像信号を出力することができるので、例えば、画像劣化や O S D の文字抜けなどの問題を解決することができる。更に、デジタルカメラ 5 1 は、このような構成をとることにより、ビデオ出力のフォーマットによらず高画質の動画の記録／再生が可能となる。そして、コーデック I C インターフェース 6

4 に接続されているコーデック I C が対応している画像フォーマットが、N T S C 方式であるか、P A L 方式であるかにかかわらず、ビデオ出力インターフェース 2 2 に接続される機器によって、ビデオ出力のフレームレートを、N T S C 方式および P A L 方式のうちのいずれでも任意に選択することが可能となる。

## 【 0 0 5 7 】

次に、デジタルビデオカメラ 5 1 の動作について説明する。

## 【 0 0 5 8 】

撮影時において、C C D カメラ部 1 1 および信号処理部 1 3 は、同期信号生成部 7 1 により発生された第 1 の基準信号である垂直同期信号 V D 1 の入力を受け、フィールド周波数 6 0 H z を最小単位とするタイミングで動作を行う。

## 【 0 0 5 9 】

C C D カメラ部 1 1 で撮像された画像信号は、A / D 変換部 1 2 でデジタル信号に変換されて、信号処理部 1 3 に入力される。信号処理部 1 3 は、入力された信号に対して、例えば、ガンマ処理や、RGB 信号を Y / C b / C r 信号に変換する処理などを行い、処理後の画像データを、メモリコントローラ 6 1 に供給する。

## 【 0 0 6 0 】

メモリコントローラ 6 1 は、C P U 6 2 の制御に従って、入力された画像データを、バス 1 6 を介して、メモリ 1 9 に書き込んで記録させる。また、メモリコントローラ 6 1 は、メモリ 1 9 に記録されている画像データを、必要に応じて、バス 1 6 を介して、画像圧縮処理部 1 7 や解像度変換処理部 1 8 に供給して処理させ、再びメモリ 1 9 に記録させる。そして、メモリコントローラ 6 1 は、C P U 6 2 の制御に従って、メモリ 1 9 に記録されている画像データを、バス 1 6 を介して、表示信号処理部 6 3 に供給する。

## 【 0 0 6 1 】

ここで、メモリコントローラ 6 1 に供給され、メモリ 1 9 に記録されたり、画像圧縮処理部 1 7 や解像度変換処理部 1 8 において処理される画像データは、第 1 の基準信号である垂直同期信号 V D 1 を基準とした、3 0 H z のフレームレートを有する画像データである。

## 【 0 0 6 2 】

表示信号処理部 6 3 は、入力された画像データを表示させる場合、表示部 2 1 を構成する液晶パネルに合致した走査線数の画像信号を表示部 2 1 に出力する。すなわち、表示信号処理部 6 3 は、入力された 3 0 H z のフレームレートを有する画像データを、表示される画像データのフォーマットに変換して出力する。

## 【 0 0 6 3 】

また、表示信号処理部 6 3 は、入力された画像データをビデオ出力インターフェース 2 2 から出力させる場合、入力された 3 0 H z のフレームレートを有する画像データを、ビデオ出力インターフェース 2 2 に接続されている機器が処理可能な画像フォーマットに合致したフレームレートに変換して、ビデオ出力インターフェース 2 2 から外部に出力する。

## 【 0 0 6 4 】

そして、表示信号処理部 6 3 は、入力された画像データを、コーデック I C インターフェース 6 4 から、図示しないコーデック I C に出力する場合、入力された 3 0 H z のフレームレートを有する画像データを、コーデック I C が処理可能な画像フォーマットのフレームレートに変換して、コーデック I C インターフェース 6 4 に出力する。

## 【 0 0 6 5 】

また、コーデック I C の処理による再生処理において、表示信号処理部 6 3 は、コーデック I C インターフェース 6 4 から、コーデック I C が処理可能な画像フォーマットの再生画像データの入力を受け、バス 1 6 を介して、メモリ 1 9 に出力する。そして、表示信号処理部 6 3 は、メモリコントローラ 6 1 によるアドレス制御に従って、メモリ 1 9 に記録させた再生画像信号を読み出し、同一の画像フォーマットで画像を表示するようになされている表示部 2 2 に出力したり、ビデオ出力インターフェース 2 2 に接続されている機器が処理可能な画像フォーマットに合致したフレームレートに変換して、ビデオ出力インターフェース 2 2 から外部に出力する。

## 【 0 0 6 6 】

図 3 および図 4 を用いて、画像記録時におけるフレームレートの変換処理について説明する。

## 【 0 0 6 7 】

図 3 に示されるように、信号処理部 1 3 において信号処理が行われて生成された、フレーム周波数 3 0 H z である 3 0 H z フレーム 8 1 と、N T S C による 2 9 . 9 7 H z フレーム 8 2 とのフレームレートは、1001 : 1000 の比例関係がある。従って、表示信号処理部 6 3 は、メモリコントローラ 6 1 から供給された 3 0 H z フレーム 8 1 の画像の 1001 枚に 1 枚を間引きすることにより、フレーム周波数 3 0 H z である 3 0 H z フレーム 8 1 を N T S C のフレームレートを有する 2 9 . 9 7 H z フレーム 8 2 に変換する処理を実行する。

## 【 0 0 6 8 】

例えば、表示部 2 1 の表示フォーマット、および、コーデック I C が処理することができる画像データのフォーマットが N T S C 方式である場合、表示信号処理部 6 3 において、入力された 3 0 H z フレーム 8 1 が、N T S C 方式の 2 9 . 9 7 H z フレーム 8 2 へ変換された後、コーデック I C インターフェース 6 4 に出力されたり、表示部 2 1 に出力されて表示される。この場合、図 3 に示されるように、3 0 H z フレーム 8 1 の 1001 フレーム目と、N T S C による 2 9 . 9 7 H z フレーム 8 2 の 1000 フレーム目とは、同一の時間であるため、3 0 H z フレーム 8 1 の 1000 フレーム目は、N T S C への変換時に間引かれて表示されない。

## 【 0 0 6 9 】

そして、同様に、図 4 に示されるように、フレーム周波数 3 0 H z である 3 0 H z フレーム 8 1 に対して、P A L は 2 5 H z であるので、表示信号処理部 6 3 は、メモリコントローラ 6 1 により供給された 3 0 H z フレーム 8 1 の画像の 6 枚に 1 枚を間引くことにより、P A L のフレームレートを有する 2 5 H z フレーム 9 1 に変換することができる。

## 【 0 0 7 0 】

例えば、表示部 2 1 の表示フォーマット、および、コーデック I C が処理することができる画像データのフォーマットが P A L 方式である場合、表示信号処理部 6 3 において、入力された 3 0 H z フレーム 8 1 が、P A L 方式の 2 5 H z フレーム 9 1 へ変換された後、コーデック I C インターフェース 6 4 に出力さ

れたり、表示部 2 1 に出力されて表示される。この場合、図 4 に示されるように、3 0 H z フレーム 8 1 の 6 フレーム目と、P A L による 2 5 H z フレーム 9 1 の 5 フレーム目とは、同一の時間であるため、3 0 H z フレーム 8 1 の 5 フレーム目は、P A L への変換時に間引かれて表示されない。

## 【 0 0 7 1 】

このような変換処理において、間引きによる画像の追越しが発生しないようにするためには、表示信号処理部 6 3 に、フレーム画像を一時記憶する領域を、少なくとも 3 フレーム分（図 3 および図 4 に示されるフレーム A、フレーム B、およびフレーム C の分）備えるようにすればよい。

## 【 0 0 7 2 】

また、記録された画像データがビデオ出力インターフェース 2 2 からビデオ出力される場合においても、図 3 および図 4 を用いて説明した処理と同様の処理により、入力された 3 0 H z フレーム 8 1 を、N T S C 方式の 2 9 . 9 7 H z フレーム 8 2、もしくは、P A L 方式の 2 5 H z フレーム 9 1 へ変換に変換することができるので、表示信号処理部 6 3 は、入力された 3 0 H z フレーム 8 1 を、ビデオ出力インターフェース 2 2 に接続されている機器が処理可能な画像フォーマットに合致したフレームレートに変換して、ビデオ出力インターフェース 2 2 から外部に出力することができる。

## 【 0 0 7 3 】

このような変換を行うことにより、ビデオ出力とコーデック I C の処理フォーマットが異なる場合においても、それぞれ適したフレームレートの信号を供給し、かつ、表示に利用される液晶パネルなどの走査線数に適したフレームレートで表示処理を行うようにすることができる。

## 【 0 0 7 4 】

次に、コーデック I C の再生時の変換処理について説明する。図 5 では、コーデック I C の再生モードが N T S C で、ビデオ出力が N T S C と P A L のそれぞれの場合におけるフレームレートの変換について図示されている。この場合のデジタルカメラ 5 1 の動作について説明する。

## 【 0 0 7 5 】

CPU 6 2 は、第 1 の基準信号である垂直同期信号 V D 1 に基づいて、すなわち、3 0 H z 周期で、コーデック I C からの入力画像を、メモリ 1 9 のどの面に張るかを示すアドレスの設定を、フレーム A、フレーム B、フレーム C、フレーム D、フレーム E の順に行わせるように、メモリコントローラ 6 1 を制御する。そして、その設定されたアドレスは、表示信号処理部 6 3 の処理により、N T S C のタイミングでラッチされて、実際のアドレスが確定される。すなわち、3 0 H z 周期で設定されているアドレスに対して、1001 回に 1 回、反映されないアドレスが発生するので、その面がスキップされて、次の面に画像が書き込まれる。

## 【 0 0 7 6 】

図 5 に示されるように、CPU 6 2 は、CPU 設定フレーム 1 0 1 の 1000 フレーム目に、C 面を設定するが、実際の書き込み面 1 0 2 においては、C 面はスキップされて、B 面の次には D 面に画像が書き込まれる。この際の書き込み面 1 0 2 を、実際のビデオ出力のフレームレートでラッチしなおすことにより、ビデオ出力 N T S C 表示面 1 0 3、あるいは、ビデオ出力 P A L 表示面 1 0 4 に示されるように、ビデオ出力される面（フレーム）が決定される。

## 【 0 0 7 7 】

なお、ビデオ出力インターフェース 2 2 からのビデオ出力が P A L 方式である場合、コーデック I C の再生モードが N T S C（フレームレートは 2 9. 9 7 H z）であるから、出力される画像データのフレームレートは、図 3 を用いて説明した場合と逆の方法、すなわち、間引かれていた 1 0 0 1 フレーム中の 1 フレームを加えることにより、一旦 3 0 H z に変換された後、図 4 を用いて説明したように、6 フレーム中の 1 フレームが間引かれて、P A L のフレームレートの 2 5 H z に変換される。

## 【 0 0 7 8 】

コーデック I C の再生モードも、ビデオ出力インターフェース 2 2 からのビデオ出力も N T S C である場合、追越しを発生しないためには、表示信号処理部 6 3 に、この処理のために画像を一時記憶する領域を 4 フレーム分備えるようにすればよい。これに対して、コーデック I C の再生モードが N T S C 方式であり、ビデオ出力インターフェース 2 2 からのビデオ出力が P A L 方式である場合

、追越しを発生しないためには、表示信号処理部 6 3 に、この処理のために画像を一時記憶する領域を 5 フレーム分備えなければならない。従って、ビデオ出力インターフェース 2 2 からのビデオ出力を、NTSC と PAL との両方に対応させたい場合は、表示信号処理部 6 3 に、画像を一時記憶する領域を 5 フレーム分備えなければならない。

## 【 0 0 7 9 】

間引き処理を実行するためのアドレス設定を行う回路構成例を図 6 に示す。図 6 のアドレス設定回路 1 1 1 は、イネーブル付きの D フリップフロップであるフリップフロップ 1 2 1 - 1 乃至 1 2 1 - 6、並びに、セクタ 1 2 1 - 1 および 1 2 1 - 2 で構成され、特に、撮影時およびコーデック IC 再生時の双方に対応するために、VIDEO AD 信号を発生させる回路に、コーデック IC 側のアドレスとのセクタである、セクタ 1 2 2 - 1 が備えられていることを特徴としている。図 6 においては、フリップフロップ 1 2 1 - 1 乃至 1 2 1 - 6、並びに、セクタ 1 2 1 - 1 および 1 2 1 - 2 のクロック入力端子の図示を省略している。

## 【 0 0 8 0 】

図 7 に、フリップフロップ 1 2 1 - 1 乃至 1 2 1 - 6 の真理値表を示す。フリップフロップ 1 2 1 - 1 乃至 1 2 1 - 6 は、クロックエッジ（例えば、入力クロックの立ち上がりのタイミング）において、入力されたデータを出力するイネーブル付きの D フリップフロップである。

## 【 0 0 8 1 】

図 8 に、セクタ 1 2 1 - 1 および 1 2 1 - 2 の真理値表を示す。セクタ 1 2 1 - 1 および 1 2 1 - 2 は、S 端子（セクタ入力端子）入力が L（すなわち 0）である場合には、0 入力端子に入力された論理を出力し、S 端子入力が H（すなわち 1）である場合には、1 入力端子に入力された論理を出力するものである。

## 【 0 0 8 2 】

図 6 に戻り、アドレス設定回路 1 1 1 の動作について説明する。撮影時において、CPU 6 2 は、VIDEO AD とコーデック IC AD として A、B、C のメモリ

アドレスを 3 0 H z 周期で設定する。撮影時のモードと各コントロール信号を図 9 に示す。E N 1 には、3 0 H z に 1 回の E N (イネーブル) 信号が入力される。E N 2 にはビデオ出力が N T S C なら 2 9 . 9 7 H z 周期の、ビデオ出力が P A L なら 2 5 H z 周期の E N 信号が入力される。そして、E N 3 には、コーデック I C の処理 (コーデックモード) が N T S C であれば 2 9 . 9 7 H z 周期、P A L であれば 2 5 H z 周期の E N 信号が入力される。

## 【 0 0 8 3 】

図 6 の回路において、フリップフロップ 1 2 1 - 1 には、VIDEO AD が入力され、E N 信号として、E N 1 が与えられる。フリップフロップ 1 2 1 - 1 の出力は、S 端子に CONT1 が供給されるセクタ 1 2 1 - 1 の 0 入力端子に供給される。ここで、撮影時には、CONT1 に 0 が入力される。従って、セクタ 1 2 1 - 1 からの出力は、フリップフロップ 1 2 1 - 1 からの出力となるため、撮影時には、CONT2 の入力に関係しない。セクタ 1 2 1 - 1 の出力は、フリップフロップ 1 2 1 - 2 に入力され、フリップフロップ 1 2 1 - 2 の E N 信号として、E N 2 が与えられる。そして、フリップフロップ 1 2 1 - 2 の出力が、メモリコントローラ 1 6 がビデオ出力のアドレスを設定するための VIDEO AD OUT として出力される。

## 【 0 0 8 4 】

また、フリップフロップ 1 2 1 - 3 には、コーデック I C AD が入力され、E N 信号として E N 1 が与えられる。フリップフロップ 1 2 1 - 3 の出力は、E N 信号として E N 3 が与えられているフリップフロップ 1 2 1 - 4 に入力される。そして、フリップフロップ 1 2 1 - 4 の出力が、コーデック I C のアドレスを設定するためのコーデック I C AD OUT として出力される。

## 【 0 0 8 5 】

同様に、コーデック I C を用いた再生処理時において、C P U 6 2 は、コーデック I C AD として、A, B, C, D, E のアドレスを 3 0 H z 周期で書き込む。コーデック I C を用いた再生処理時のモードと各コントロール信号を図 1 0 に示す。E N 1 には 3 0 H z に 1 回の E N 信号、E N 2 にはビデオ出力が N T S C なら 2 9 . 9 7 H z 周期の、ビデオ出力が P A L なら 2 5 H z 周期の E N 信号

が、E N 3 には、コーデックモードが N T S C であれば 2 9 . 9 7 H z 周期、P A L であれば 2 5 H z 周期の E N 信号が入力される。

#### 【 0 0 8 6 】

図 6 の回路において、フリップフロップ 1 2 1 - 3 には、コーデック I C A D が入力され、E N 信号として E N 1 が与えられる。フリップフロップ 1 2 1 - 3 の出力は、E N 信号として E N 3 が与えられているフリップフロップ 1 2 1 - 4 に入力される。フリップフロップ 1 2 1 - 4 の出力は、コーデック I C のアドレスを設定するためのコーデック I C A D O U T として出力され、S 端子に C O N T 2 が供給されるセレクタ 1 2 1 - 1 の 0 入力端子に供給され、かつ、E N 信号として E N 1 が与えられているフリップフロップ 1 2 1 - 5 に入力される。そして、フリップフロップ 1 2 1 - 5 の出力は、E N 信号として E N 1 が与えられているフリップフロップ 1 2 1 - 6 に入力される。

#### 【 0 0 8 7 】

フリップフロップ 1 2 1 - 6 の出力は、S 端子に C O N T 2 が供給されるセレクタ 1 2 1 - 1 の 1 入力端子に供給される。ビデオ出力とコーデック I C のコーデックモードが異なる場合、C O N T 2 には、1 が入力されるので、セレクタ 1 2 2 - 2 の出力は、フリップフロップ 1 2 1 - 6 の出力となる。このセレクタ 1 2 2 - 2 の出力によって示されるアドレスは、コーデック I C から書き込みが終了した最新のアドレスを 3 0 H z に乗り換えたものである。

#### 【 0 0 8 8 】

セレクタ 1 2 2 - 2 の出力は、セレクタ 1 2 2 - 1 の 1 入力端子に入力されているが、コーデック I C を用いた再生処理時において、C O N T 1 には 1 が入力されるので、セレクタ 1 2 2 - 2 の出力がセレクタ 1 2 2 - 1 から出力される。セレクタ 1 2 1 - 1 の出力は、フリップフロップ 1 2 1 - 2 に入力され、フリップフロップ 1 2 1 - 2 の E N 信号として、E N 2 が与えられる。そして、フリップフロップ 1 2 1 - 2 の出力が、メモリコントローラ 6 1 がビデオ出力のアドレスを設定するための V I D E O A D として出力される。

#### 【 0 0 8 9 】

一方、ビデオ出力とコーデック I C のコーデックモードが同一である場合

、CONT2には、0が入力されるので、セクタ122-2の出力は、フリップフロップ121-4の出力となり、セクタ122-2の出力がセクタ122-1から出力される。セクタ121-1の出力は、フリップフロップ121-2に入力され、フリップフロップ121-2のEN信号として、EN2が与えられる。そして、フリップフロップ121-2の出力が、メモリコントローラ61がビデオ出力のアドレスを設定するためのVIDEO ADとして出力される。

## 【0090】

以上説明したフレームレートの変換処理について、コーデックICのコーデックモード、および表示部21の表示フォーマットがNTSCである場合の、ビデオ出力別のフレームレートの変換について、図11乃至図14を用いて説明する。なお、図11乃至図14においては、メモリ19、表示信号処理部63、表示部21、ビデオ出力インターフェース22、およびコーデックICインターフェース64以外の図示は省略して説明する。

## 【0091】

ビデオ出力がNTSCである場合の画像データの記録処理において、表示信号処理部63は、図11に示されるように、バス16を介して、メモリ19に記録されている、フレームレート30Hzの画像データの供給を受けて、上述した変換方法により、フレームレートをNTSCの29.97Hzに変換して、表示部21、ビデオ出力インターフェース22、およびコーデックICインターフェース64に出力する。

## 【0092】

ビデオ出力がPALである場合の画像データの記録処理において、表示信号処理部63は、図12に示されるように、バス16を介して、メモリ19に記録されている、フレームレート30Hzの画像データの供給を受けて、上述した変換方法により、フレームレートをNTSCの29.97Hzに変換して、表示部21、およびコーデックICインターフェース64に出力し、かつ、フレームレートをPALの25Hzに変換して、ビデオ出力インターフェース22に出力する。

## 【0093】

ビデオ出力がNTSCである場合のコーデックICを用いた再生処理において、表示信号処理部63は、図13に示されるように、コーデックICインターフェース64から、フレームレート29.97HzのNTSC画像データの入力を受ける。NTSC画像データは、メモリコントローラ61の処理により、バス16を介して、メモリ19に書き込まれる。そして、表示信号処理部63は、メモリ19に書き込まれた、フレームレート29.97HzのNTSC画像データの供給を受け、表示部21、および、ビデオ出力インターフェース22に、変換せずに、そのまま出力する。

## 【0094】

ビデオ出力がPALである場合のコーデックICを用いた再生処理において、表示信号処理部63は、図14に示されるように、コーデックICインターフェース64から、フレームレート29.97HzのNTSC画像データの入力を受ける。NTSC画像データは、メモリコントローラ61の処理により、バス16を介して、メモリ19に書き込まれる。そして、表示信号処理部63は、メモリ19に書き込まれた、フレームレート29.97HzのNTSC画像データの供給を受け、表示部21には、変換せずにそのまま出力するとともに、フレームレート29.97HzのNTSC画像データを、一旦、フレームレート30Hzの画像データに変換した後に、フレームレートをPALの25Hzに変換して、ビデオ出力インターフェース22に出力する。

## 【0095】

このように、撮影時および再生時において、出力フォーマットのフレームレートに関わらない所定のタイミング（例えば、60Hz）などを基準として処理を行い、その画像データに対するNTSCやPALへのフレームレート変換を、出力のフォーマットに基づいて、任意に行えるようにしたので、ビデオ出力モードにかかわらず、フレームレートの高い動画を撮影することができ、更に、コーデックICを利用した記録再生が可能となる。

## 【0096】

また、撮影時、再生時とも、画像データの撮像や、ソフトウェアコーディングなどの処理は、ビデオ出力モードによらず、例えば、30Hzなどの所定のタイ

ミング単位で動作に設計することが可能となるので、ソフトウェア設計が容易になり、コストを削減することができる。

## 【 0 0 9 7 】

更に、表示部 2 1 に表示される画像の画質においても、例えば、コーデック IC の処理フォーマットが N T S C である場合、表示部 2 1 を構成する液晶パネルなどの走査線の数も、N T S C 対応のものとして、常に、N T S C に変換した信号を表示すればよいため、O S D の欠け等の画質劣化がない画像を出力することができる。

## 【 0 0 9 8 】

上述した一連の処理は、ソフトウェアにより実行することもできる。そのソフトウェアは、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

## 【 0 0 9 9 】

この記録媒体は、図 1、および図 2 に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク 4 1（フレキシブルディスクを含む）、光ディスク 4 2（CD-ROM（Compact Disk-Read Only Memory）、DVD（Digital Versatile Disk）を含む）、光磁気ディスク 4 3（MD（Mini-Disk）（商標）を含む）、もしくは半導体メモリ 4 4 などよりなるパッケージメディアなどにより構成される。

## 【 0 1 0 0 】

また、本明細書において、記録媒体に記録されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

## 【 0 1 0 1 】

## 【発明の効果】

本発明によれば、取得された画像データを所定のフレームレートで出力するこ

とができる。

また、本発明によれば、取得された画像データを出力に関わらないフレームレートで処理した後、出力に適したフレームレートに変換して出力することができるので、高フレームレートのソフトウェアでの動画エンコード、および、外部コーデック IC による高画質動画エンコードの双方を行うことができる。

更に、本発明によれば、画像処理の基準のタイミングを、ビデオ出力される動画画像のフォーマットによらず一定のタイミングで行うことができ、更に、表示される画質の劣化をなくすことができる。

#### 【図面の簡単な説明】

##### 【図 1】

従来のデジタルカメラの構成を示すブロック図である。

##### 【図 2】

本発明を適用したデジタルカメラの構成を示すブロック図である。

##### 【図 3】

30Hz フレームと、NTSC の 29.97Hz フレームとの関係を示す図である。

##### 【図 4】

30Hz フレームと、PAL の 25Hz フレームとの関係を示す図である。

##### 【図 5】

コーデック IC による再生時のフレーム変換について説明する図である。

##### 【図 6】

メモリのアドレス指定のための回路構成の例を示す図である。

##### 【図 7】

D フリップフロップの動作について説明するための図である。

##### 【図 8】

セレクタの動作について説明するための図である。

##### 【図 9】

撮影時のコントロール信号について説明するための図である。

##### 【図 10】

コーデック I C による再生時のコントロール信号について説明するための図である。

【図 1 1】

図 2 の表示信号処理部の動作について説明するための図である。

【図 1 2】

図 2 の表示信号処理部の動作について説明するための図である。

【図 1 3】

図 2 の表示信号処理部の動作について説明するための図である。

【図 1 4】

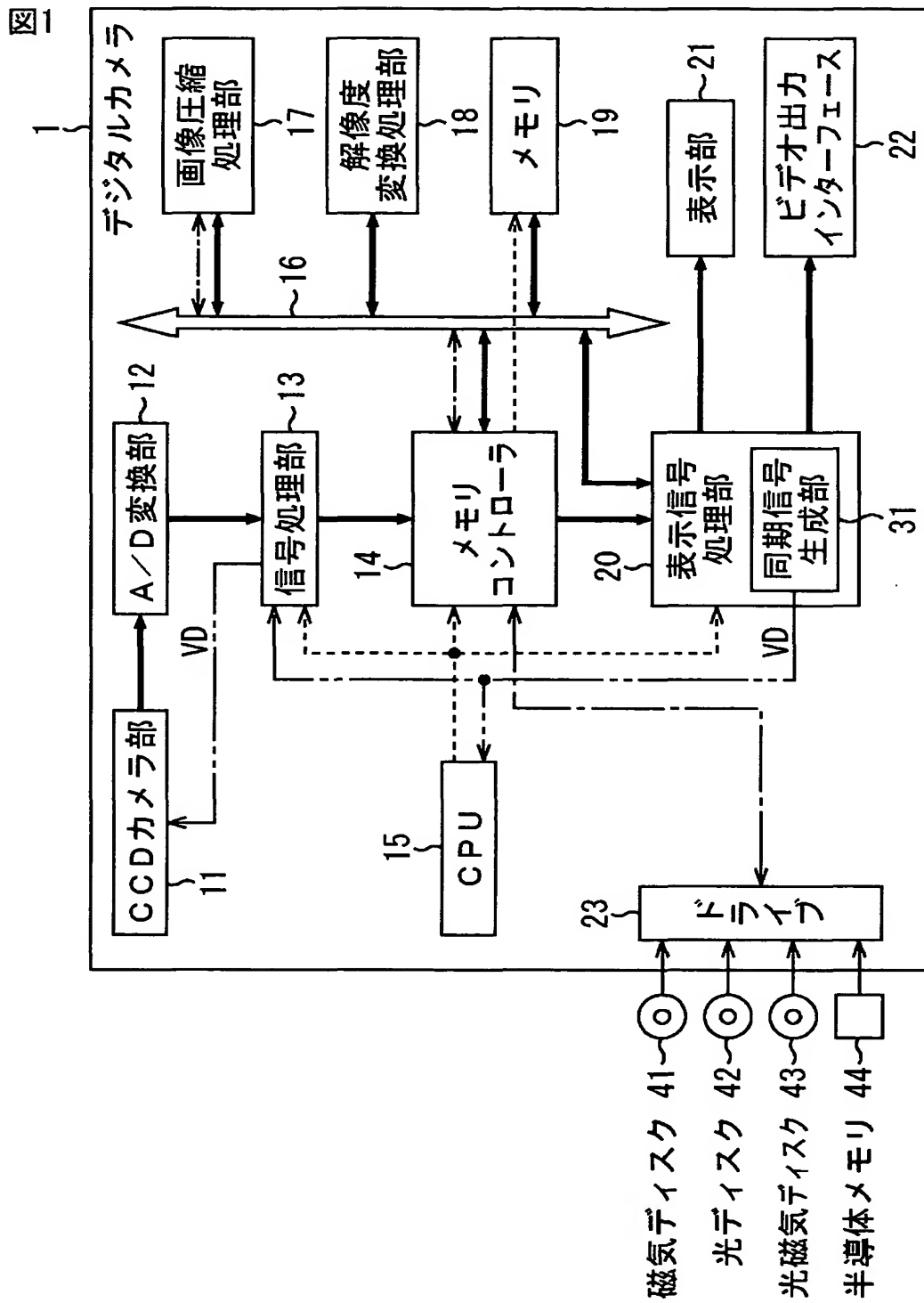
図 2 の表示信号処理部の動作について説明するための図である。

【符号の説明】

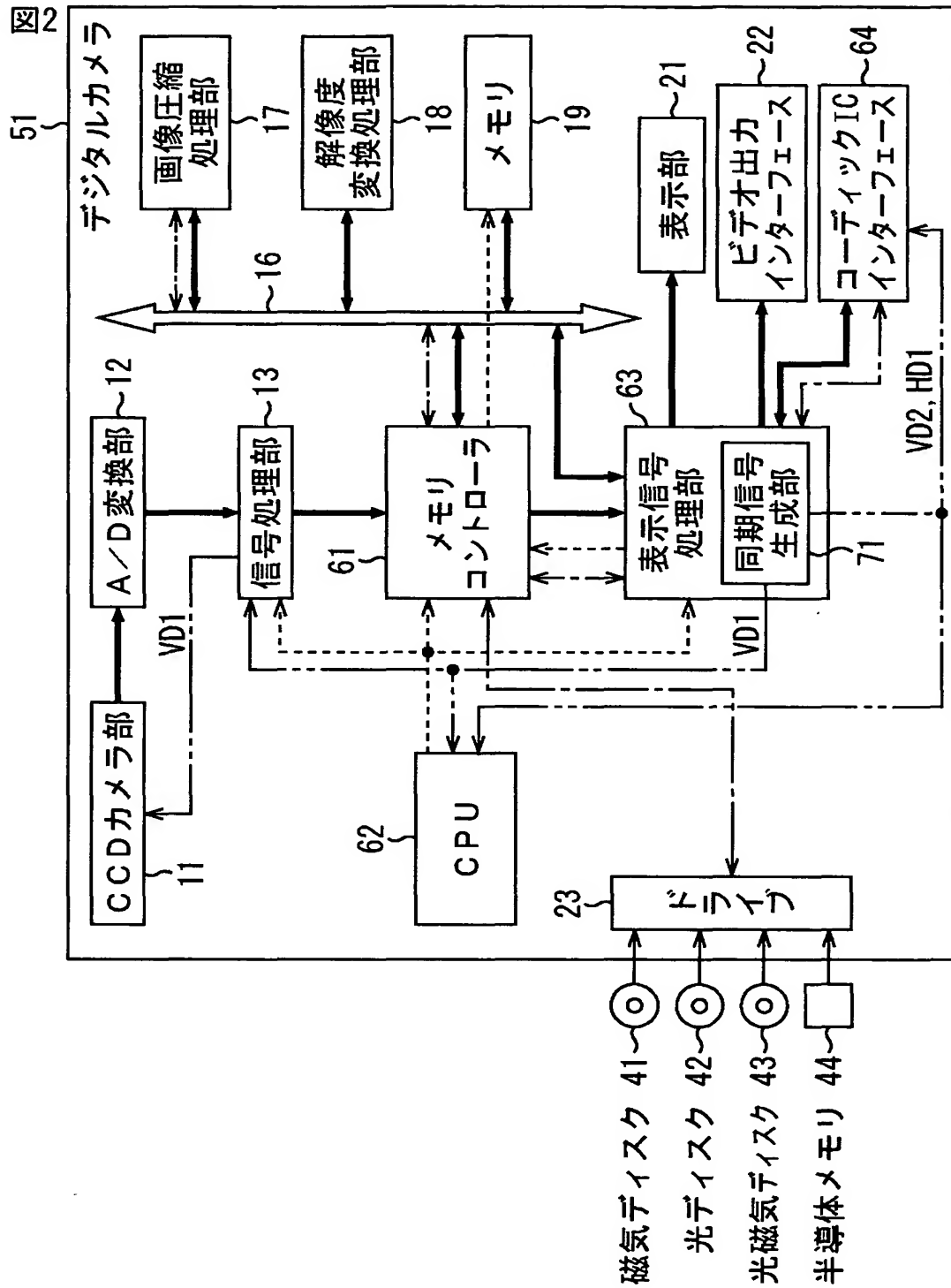
1 1 C C D カメラ部, 1 2 A / D 変換部, 1 3 信号処理部, 1 7 画像圧縮処理部, 1 8 解像度変換処理部, 1 9 メモリ, 2 1 表示部, 2 2 ビデオ出力インターフェース, 6 1 メモリコントローラ, 6 2 C P U, 6 3 表示信号処理部, 6 4 コーデック I C インターフェース, 7 1 同期信号生成部

【書類名】図面

【図1】

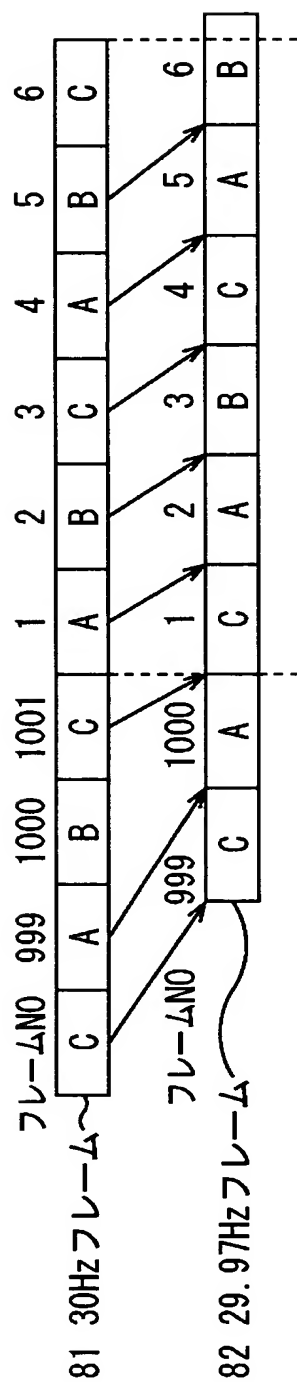


【図2】



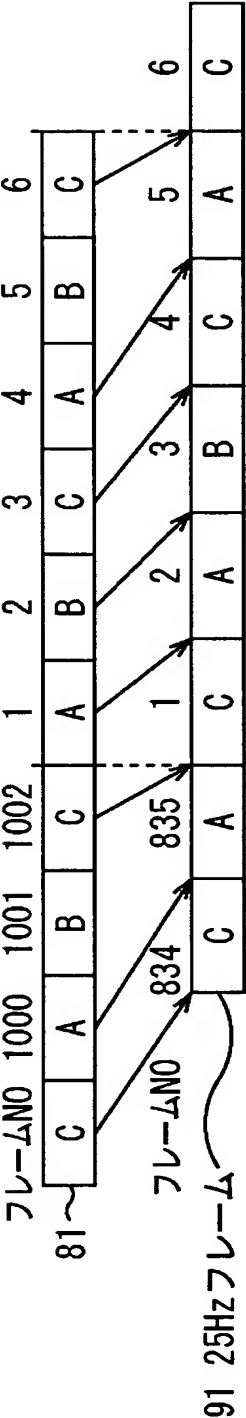
【図 3】

图3



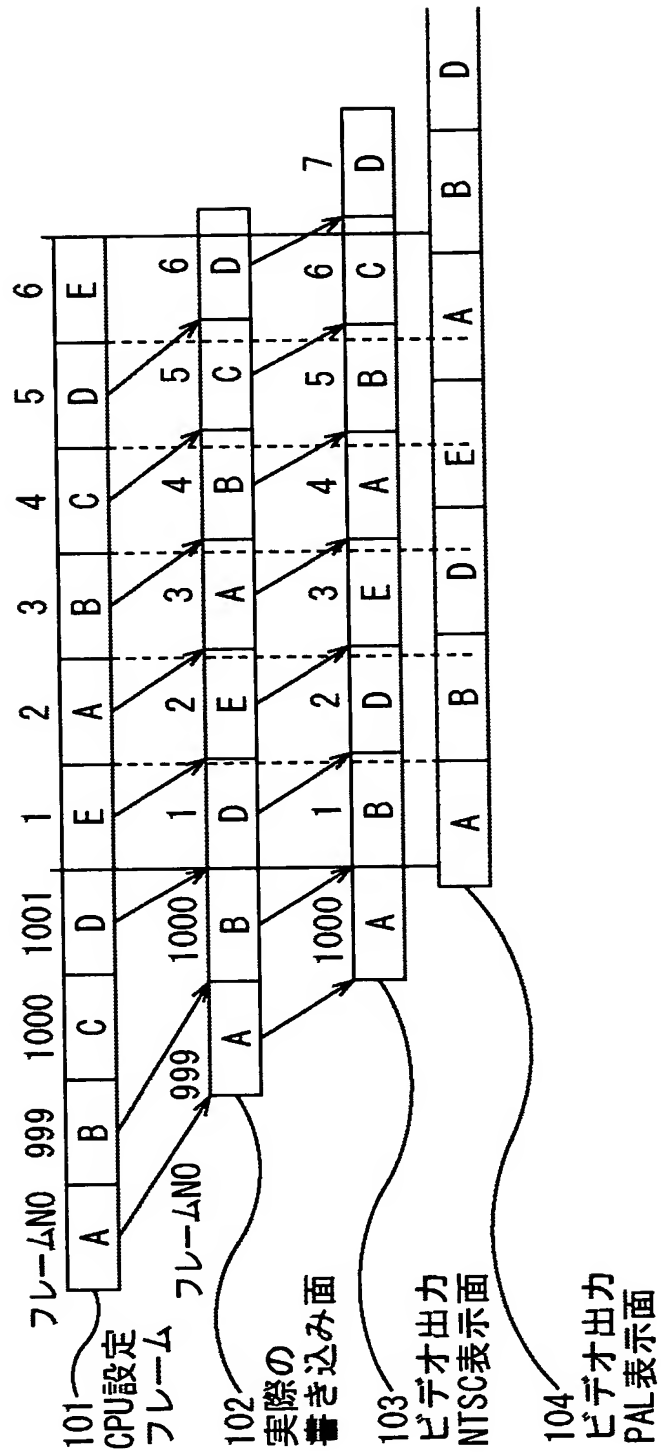
【図 4】

図 4



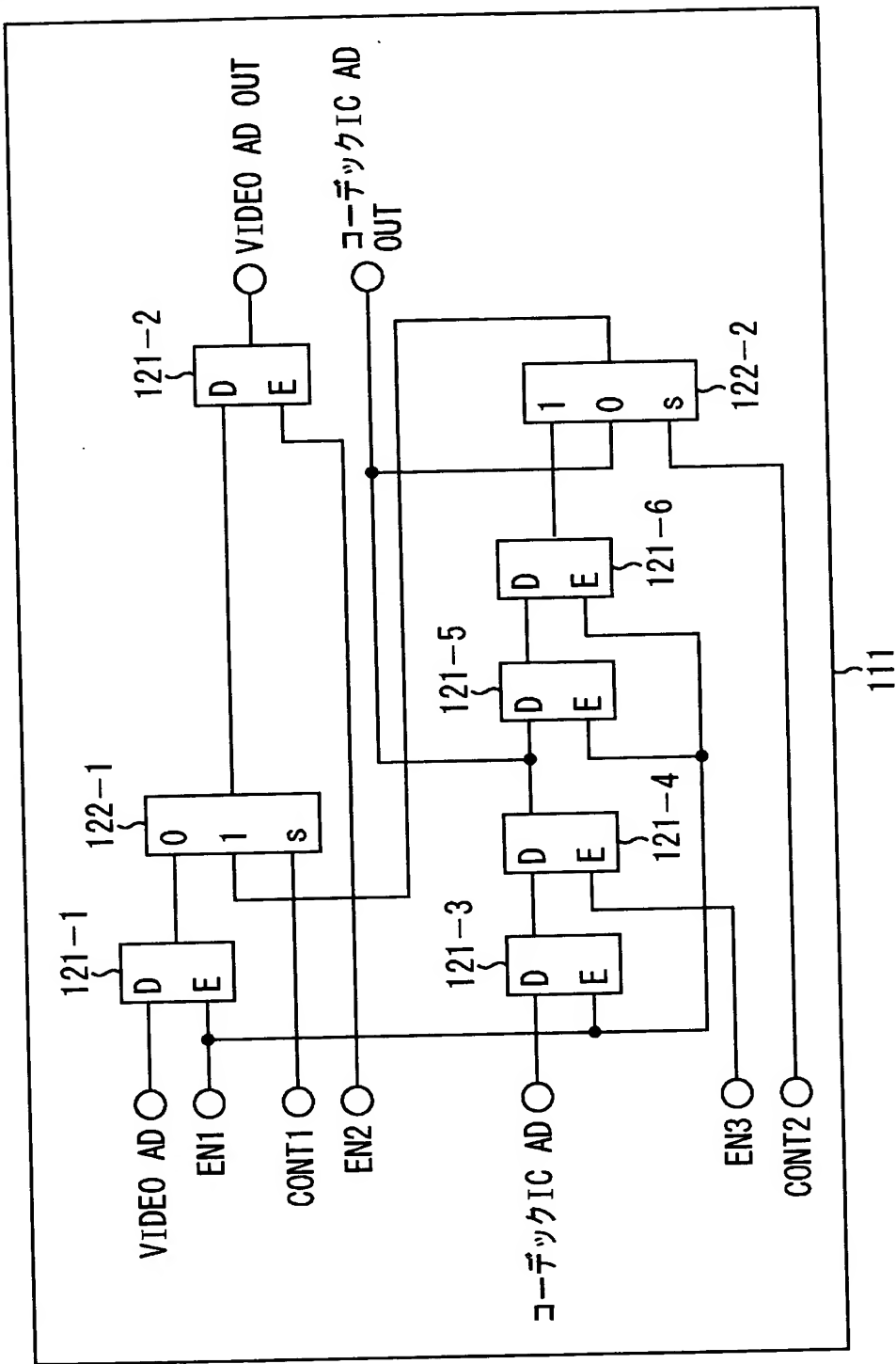
【図5】

図5



【図 6】

図6



【図 7】

図7

入力			出力
EN	CLK	D	OUT
L	×	×	Q0
H	L	×	Q
H	H	×	Q
H	↑	L	L
H	↑	H	H

【図 8】

図8

入力			出力
s	0	1	OUT
L	L	×	L
L	H	×	H
H	×	L	L
H	×	H	H

【図 9】

図9

VIDEOモード	コーデックモード	EN1	EN2	EN3	CONT1	CONT2
NTSC	NTSC	30Hz	NTSCフレーム	NTSCフレーム	0	—
PAL	NTSC	30Hz	PALフレーム	NTSCフレーム	0	—
NTSC	PAL	30Hz	NTSCフレーム	PALフレーム	0	—
PAL	PAL	30Hz	PALフレーム	PALフレーム	0	—

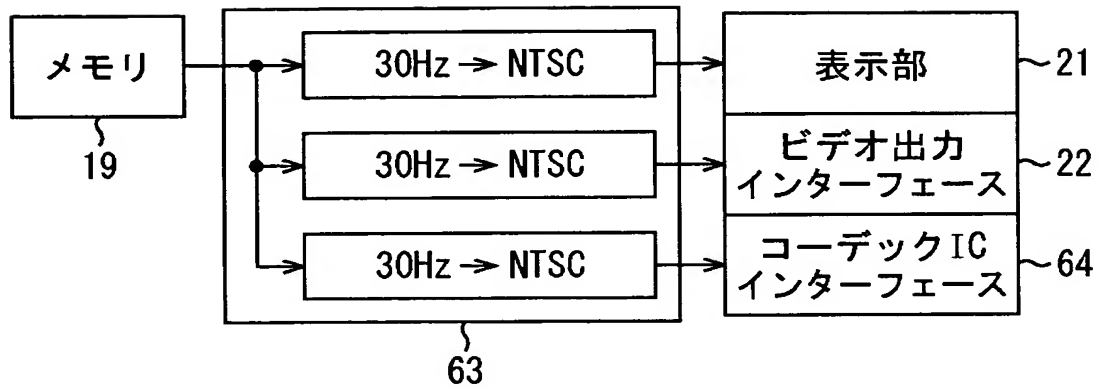
【図 1 0】

図10

VIDEOモード	コーデックモード	EN1	EN2	EN3	CONT1	CONT2
NTSC	NTSC	30Hz	NTSCフレーム	NTSCフレーム	1	0
PAL	NTSC	30Hz	PALフレーム	NTSCフレーム	1	1
NTSC	PAL	30Hz	NTSCフレーム	PALフレーム	1	1
PAL	PAL	30Hz	PALフレーム	PALフレーム	1	0

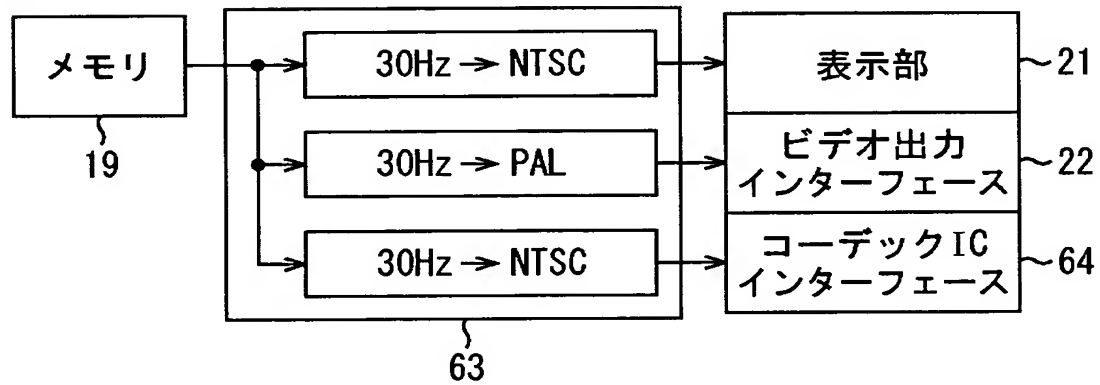
【図 1 1】

図11



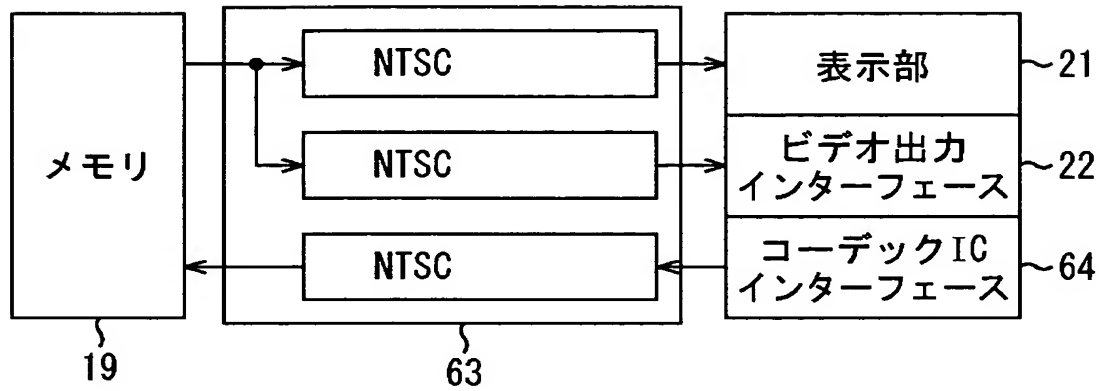
【図 1 2】

図12



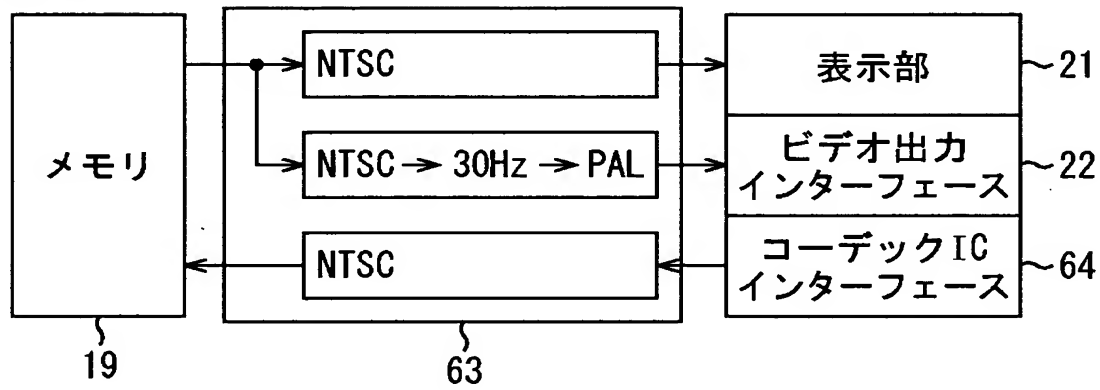
【図 1 3】

図13



【図 1 4】

図14



【書類名】 要約書

【要約】

【課題】 画像データを、出力に関わらないフレームレートで処理した後、出力に適したフレームレートに変換して出力する。

【解決手段】 ビデオ出力が P A L である場合の画像データの記録処理において、表示信号処理部 6 3 は、バス 1 6 を介して、メモリ 1 9 に記録されている、フレームレート 3 0 H z の画像データの供給を受けて、フレームレートの比に対応した間引きによるフレームレート変換方法により、フレームレートを N T S C の 2 9 . 9 7 H z に変換して、表示部 2 1、およびコーデック I C インターフェース 6 4 に出力し、かつ、フレームレートを P A L の 2 5 H z に変換して、ビデオ出力インターフェース 2 2 に出力する。本発明は、デジタルカメラに適應することができる。

【選択図】 図 1 2

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日  
[変更理由] 新規登録  
住 所 東京都品川区北品川6丁目7番35号  
氏 名 ソニー株式会社
2. 変更年月日 2003年 5月15日  
[変更理由] 名称変更  
住 所 東京都品川区北品川6丁目7番35号  
氏 名 ソニー株式会社